

100Gb/s OTN 信号接入技术研究

肖昌成, 黄芝平, 逢鑫, 蒋宇婷
(国防科技大学 智能科学学院, 长沙 410000)

摘要: 为了适应光传送网的快速发展, 提出一种基于 FPGA 的超高速光信号接入方案。将速率为 100Gb/s 的光信号经过光电转换变成数字信号, 再经变速芯片处理后, 变为 10Gb/s 速率等级的电信号, 提供给后续设备处理。测试结果表明, 该方案具备 100Gb/s 超高速率的接入能力, 具有实用价值。

关键词: 光通信; 高速信号; 现场可编程阵列

中图分类号: TN915.62 **文献标识码:** A **文章编号:** 1002-5561(2018)03-0014-03

DOI: 10.13921/j.cnki.issn1002-5561.2018.03.004

Research on 100Gb/s OTN signal access technology

XIAO Changcheng, HUANG Zhiping, PANG Xin, JIANG Yuting

(Institute of Intelligent Science,

National University of Defense Technology, Changsha 410000, China)

Abstract: In order to adapt to the rapid development of optical transport network, an FPGA-based ultra-high speed optical signal access scheme is proposed. The optical signal at a rate of 100Gb/s is converted into a digital signal by photoelectric conversion, and then processed by a gearbox IC to become an electrical signal of a rate of 10Gb/s, which is provided to subsequent devices for processing. Test results show that the program has a 100Gb/s high-speed access capability, with practical value.

Key words: optical communication; high speed signal; field programmable array(FPGA)

0 引言

随着云计算、流媒体和大数据等技术的快速发展, 运营商对骨干网传输容量的需求也在不断提高。同步数字传送体系(SDH)渐渐不能满足需求, 新出现的光传送网(OTN)技术解决了传统波分复用(WDM)网络无波长/子波长业务调度能力、组网和保护能力弱等问题。OTN 结合了 SDH 和 WDM 的优点正在快速发展, 100Gb/s OTN 网络在干线网和本地传送网中规模部署商用, 预计运营商会于 2019 年完成本地/城域网 100Gb/s OTN 的全覆盖^[1]。本文介绍一种 100Gb/s OTN 信号的接入方法。

1 系统架构

100Gb/s OTN 信号的接入是 100Gb/s 速率等级光

纤通信的关键技术之一。接入系统主要由光/电转换模块、串/并转换模块、速率转换模块、时钟模块和核心处理模块等 5 部分组成。接入系统的架构如图 1 所示。

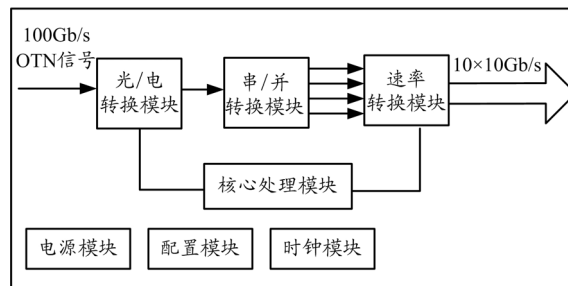


图 1 100Gb/s OTN 信号接入系统架构

2 硬件结构设计

2.1 光电转换模块

光/电转换模块(简称光模块)是整个系统的前端接入部分, 也是系统信号的来源, 其误码率、兼容性和稳定性等性能都会对后续的处理产生严重的影响。

收稿日期: 2017-11-20。

作者简介: 肖昌成(1993-), 男, 硕士研究生, 主要研究方向为光通信研究。

100Gb/s光模块是为了满足传送网由 10Gb/s、40Gb/s速率向 100Gb/s 速率发展而诞生的,在 100Gb/s 速率信号的传送系统中至关重要。

根据封装方式的不同,100Gb/s 光模块主要有 CXP、CFP 系列和 QSFP28 三大类,其中,CFP、CFP2、CFP4 和 CXP 是早期 100Gb/s 光模块的封装方式;QSFP28 则是新一代 100Gb/s 光模块的封装方式,而且已经成为 100Gb/s 光模块的主流封装。考虑到 QSFP28 可以保证 100Gb/s 的通信容量以及兼容性,实现硬件模块低成本且高密度集成,故系统光模块采用标准 QSFP28 光模块^[2]。

2.2 速率转换模块

光信号经过光电转换后所得到的电信号速率等级为 100Gb/s,由于信息处理设备无法直接处理速率如此高的信号,因此必须进行降速处理。虽然经过 QSFP28 光模块可以得到 4 路 25Gb/s 信号,但为了满足 OTN G.709 中的 OTL4.10 协议的要求^[3],还需要将这 4 路 25Gb/s 信号转换为 10 路 10Gb/s 的信号。考虑到信号完整性和成本问题,本文选择 MSH320 作为系统的速率转换芯片。根据 MSH320 的芯片资料介绍,本文选择现场可编程阵列(FPGA)通过管理数据输入输出(MDIO)接口对 MSH320 进行读写和监控。

2.3 时钟模块

本系统对超高速信号进行处理,对系统时钟的性能要求比较高,过大的抖动和漂移将会严重影响到信号的传输质量^[4]。本文选择 Silicon Labs 公司的 SI5326 时钟芯片为系统提供时钟,该芯片是一种抖动衰减的精密时钟倍频器,适用于对抖动性能要求很高的应用^[5]。当芯片的输入时钟频率为 2kHz~710MHz 时,同时产生 2kHz~945MHz 范围内的两个输出时钟,满足本系统的需求。根据 SI5326 芯片资料介绍,本文采用串行外设接口(SPI)方式对 SI5326 进行控制。SPI 是一种同步串行的外设接口,它能与各种外围设备以串行方式进行通信。该接口一般使用 4 条线:串行时钟(SCLK)、主机数据输入(SDI)、主机数据输出(SDO)和从机使能(SS)。FPGA 通过 SPI 接口将时钟配置文件写入 SI5326 的寄存器中,SPI 通信方式如图 2 所示。

在一个时钟周期内,SPI 要完成以下工作:

①主机通过 SDI(即 MOSI)线发送 1 位数据,从机从中读出这 1 位的数据;

②从机通过 SDO(即 MISO)线发送 1 位数据,主机从中读出这 1 位数据。

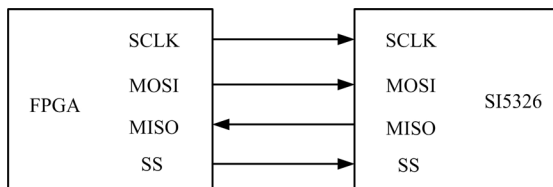


图 2 SPI 接口的通信过程示意图

2.4 核心处理模块

整个系统需要一个核心器件来对上述各个模块进行控制和管理,由于 FPGA 具有编程灵活、开发周期短等优点,因此,本文选择 Altera 公司 Cyclone IV 系列中的 EP4CGX15BF14C7N 的 FPGA 作为核心器件。该芯片有 15408 个 FPGA 的可编程逻辑单元和 50 万个寄存器,足以用于对系统进行控制与监测。

3 系统测试

对系统的测试内容分两部分:分别对时钟模块、速率转换模块和光电转换模块进行测试;对整个系统进行整体测试。

3.1 时钟芯片测试

首先,我们为 SI5326 芯片提供 2.5V 的电源电压、频率为 114.285MHz 的晶振后,再通过 FPGA 按照 SPI 的通信方式将存储在 ROM 中的寄存器数据写入 SI5326,最后,使用示波器对 SI5326 输出 155.4MHz 的时钟进行测试,输出的时钟波形如图 3 所示。可以看出,输出波形和幅值稳定,满足 MSH320 对输入参考时钟的要求。

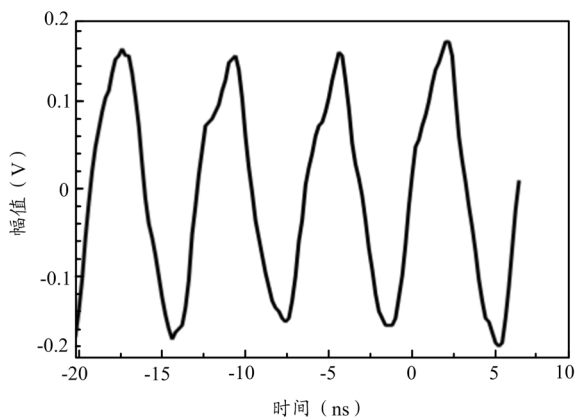


图 3 SI5326 输出的时钟波形

3.2 速率转换模块测试

对于 MSH320 的调试,Mosys 公司研发了一款 dongle 以及相配套的上位机软件 Spotlight。借助 Spotlight 软件,调试时可以通过 MDIO 接口对 MSH320

我们将 MSH320 的寄存器配置表通过 Spotlight 软件写入芯片寄存器中,控制 100Gb/s 解前向纠错(FEC)板卡向 MSH320 发送数据,使数据经过 MSH320、QSFP28 光模块后自环,最后通过 Spotlight 软件对 MSH320 的工作状态进行检测,输出信号的眼图如图 4 所示,从眼图可知芯片工作正常。



为光模块提供正确的供电电源后,我们先利用FPGA控制MSH320向QSFP28发送测试信号,如果光纤输出正常,则证明光模块可以正常工作。然后,使用光功率测试仪对光模块的输出功率进行测试。测试仪接收到的光功率为-2.16dBm,这表明光模块工作正常。

在各个模块测试正常后,我们对系统进行整体测试。测试时,首先由外部信号源提供速率为 112Gb/s 的 OTL4.10 格式的 OTN 信号,经过 QSFP28 模块后,得到 4×28Gb/s 的电信号;然后通过 MSH320 转换成 10×10Gb/s 电信号;最后将该信号发送给实验室里具有能够接收 10×10Gb/s 电信号的 100Gb/s 解 FEC 板卡。具体的测试框图如图 5 所示。由 Quartus II 软件的 Signal Tap 可知,100Gb/s 解 FEC 的板卡能接收到 10 路 10Gb/s 信号,即系统能够正常工作。



本文介绍了一种 100Gb/s OTN 光信号的接入方法,制作了接入子卡;并利用外部信号源和 100Gb/s 解 FEC 设备进行整体测试,测试结果表明子卡可正常工作,为后续的相关处理设备的工作奠定了基础。

- [1] 福宝全, 张海宾. 100Gb/s OTN 技术及组网建设研究 [J]. 信息通信, 2017(5): 169-171.
- [2] Finisar Corporation. 100m Parallel MMF 100Gb/s QSFP28 Optical Transceiver[DB/OL]. <https://www.finisar.com/optical-transceivers/ftlc9551repm>.
- [3] Telecommunication standardization sector of ITU. Interface for the Optical Transport Network (OTN): G.709/Y.1331 (02/2012)[S]. Geneva: International Telecommunication Union, 2012.
- [4] 毛谦. 光传送网 (OTN) 的抖动性能要求[J]. 光通信研究, 2004(4): 7-12.
- [5] Silicon Labs. Si5326 Any-frequency Precision Clock Multiplier/Jitter Attenuator[DB/OL]. <https://www.silabs.com/documents/public/data-sheets/Si5326.pdf>.

欢迎投稿, 欢迎订阅,
欢迎刊登广告!