

引用本文: 夏天, 王小鹏. 应用于光模块的低成本曼彻斯特解码方案[J]. 光通信技术, 2024, 48(4): 63-67.

应用于光模块的低成本曼彻斯特解码方案

夏天, 王小鹏*

(兰州交通大学 电子与信息工程学院, 兰州 730070)

摘要: 为了降低传统光模块行业中曼彻斯特解码方案的成本并提高其兼容性和可靠性, 提出了一种应用于光模块的低成本曼彻斯特解码方案。首先, 利用采样电阻与运放组合电路对信号进行预处理, 解决不同光强条件下采样后信号幅值过小或饱和而无法解码的问题。其次, 利用控制器内部的可编程计数阵列(PCA)对信号进行边沿捕捉和持续时间计算, 解决信号同步问题。在同步判断过程中, 引入了持续时间容差设计, 并对数据帧头的丢失进行了优化判断, 从而显著提升解码方案的抗干扰能力。最后, 利用控制器内部的可编程逻辑单元(CLU)和定时器提取信号时钟, 并将信号发送到内部串行外设接口(SPI)模块完成解码, 以提高解码效率并解决控制器的资源消耗和解码兼容性问题。测试结果表明, 该方案能够进行准确且稳定的数据解码, 满足实际的应用需求。

关键词: 光模块; 曼彻斯特解码; 运放电路; 低成本; 高兼容

中图分类号: TN256 **文献标志码:** A **文章编号:** 1002-5561(2024)04-0063-05

DOI: 10.13921/j.cnki.issn1002-5561.2024.04.012

开放科学(资源服务)标识码(OSID):



Low cost Manchester decoding scheme for optical modules

XIA Tian, WANG Xiaopeng*

(School of Electronic and Information Engineering, Lanzhou Jiaotong University, Lanzhou 730070, China)

Abstract: In order to reduce the cost of Manchester decoding scheme in the traditional optical module industry and improve its compatibility and reliability, a low-cost Manchester decoding scheme for optical modules is proposed. Firstly, the combined circuit of sampling resistor and opamp is used to preprocess the signal to solve the problem that the sampled signal amplitude is too small or saturated under different light intensity conditions and cannot be decoded. Secondly, the programmable counting array (PCA) inside the controller is used to capture the edge and calculate the duration of the signal to solve the problem of signal synchronization. In the process of synchronization judgment, the duration tolerance design is introduced, and the loss of data frame header is optimized, which significantly improves the anti-interference ability of the decoding scheme. Finally, the programmable logic unit (CLU) and timer inside the controller are used to extract the signal clock, and the signal is sent to the internal serial peripheral interface (SPI) module to complete the decoding, so as to improve the decoding efficiency and solve the problem of resource consumption and decoding compatibility of the controller. The test results show that the scheme can decode data accurately and stably, and meet the practical application requirements.

Key words: optical module, Manchester decoding, operational amplifier circuit, low-cost, high compatibility

收稿日期: 2024-01-02。

基金项目: 甘肃省高校产业支撑项目(2023CYZC-40)资助; 兰州市科技发展计划项目(2023-3-104)资助。

作者简介: 夏天(1989—), 男, 硕士研究生, 现就读于兰州交通大学电子与信息工程学院电子信息专业, 主要研究方向为光通信, 从事光通信模块的软硬件设计仿真、测试系统搭建和性能测试等方面的工作。

* 通信作者: 王小鹏(1969—), 男, 博士, 教授, 主要研究方向为信息与通信工程、图像处理与分析、信号处理及应用、智能化信息处理等。



0 引言

曼彻斯特编码作为一种同步码或相位编码, 具备两大显著优势: 一是其平均电压电平为零, 有效防止了总线极化的发生^[1]; 二是发送方的载波时钟能够直接从接收信号中恢复^[2], 提高了通信效率。在光通信领域, 曼彻斯特编码还能有效抑制高比特率通信中的交叉增益调制现象^[3]。因此, 曼彻斯特编码在工业控制领域得到了广泛应用。但是, 传统的曼彻斯特解码却面临诸多问题。曼彻斯特解码主要包括硬件解码和软件

夏天, 王小鹏: 应用于光模块的低成本曼彻斯特解码方案

解码。硬件解码方案通常借助现场可编程门阵列(FPGA)和复杂可编程逻辑器件(CPLD)^[4]等芯片构建解码电路, 但这类方案往往成本高昂、设计复杂且开发周期长, 同时占用大量布板空间, 不符合光模块低成本、小型化的生产需求。而软件解码方案则主要依赖于控制器对输入信号的高低电平持续时间及前后关系进行解码处理^[5-6], 这种方案会大量消耗控制器资源, 影响光模块的正常运行, 性能相对低下, 且容易因相位抖动问题引发误码。目前, 许多数据边界识别方法仍然使用非曼彻斯特编码的连续信号, 这并不符合光模块性能的实际需求。

鉴于此, 为了满足光模块行业在实际应用中的各项要求, 本文根据曼彻斯特编码的特性, 设计一种用于光模块的低成本、高可靠性的曼彻斯特解码方案。

1 方案总体设计

曼彻斯特解码方案采用了软硬件协同设计的思路。在硬件方面, 本文设计了四级运放组合电路, 该电路能够将接收到的光/电转换后的电流信号转化为统一的电压信号。这不仅解决了因光模块接收光信号太弱导致转换后的电压信号幅度过小、易受外部噪声干扰的问题, 还解决了因接收光信号过强导致电压信号饱和、无法解码的难题, 从而显著提升了解码的动态范围。在软件方面, 本文首先利用控制器内部的可编程计数阵列(PCA)功能捕捉信号边沿, 测量信号高低电平的持续时间, 并将其与预期的持续时间进行比较, 从而实现了信号的同步。此外, 为了提高解码的稳定性, 本文为持续时间设计了可编程的容差范围, 有效解决了因信号抖动导致的同步失败问题。接着, 利用可编程逻辑单元(CLU)和定时器从曼彻斯特信号中提取时钟信号, 并将其与原始信号一同传输到内部串行外设接口(SPI)进行持续解码, 从而了解码的兼容性、稳定性和成本问题, 满足了光模块实时性工作的需求。同时, 在解码的初始阶段, 本文还设计了偏移量来应对接收波形畸变可能导致的数据帧丢弃问题, 进一步提高了解码的容错率和整体性能。

方案硬件框图如图 1 所示。曼彻斯特信号经采样电阻和四级运放电路处理后输入控制器内部。控制器分别启动内部的 PCA、CLU、定时器和 SPI 功能对信号进行同步和解码, 并将解码数据保存在随机存取存储器(RAM)中。最后, 控制器对 RAM 中数据进行处理并通过串行通信协议接口(I²C)与外部计算机(PC)通信。

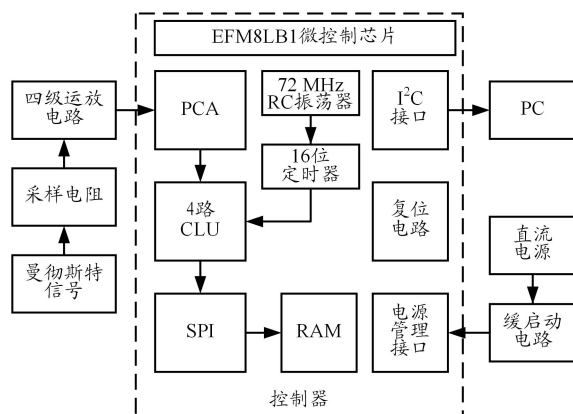


图 1 方案硬件框图

2 硬件设计

2.1 主控制电路

光模块行业对主控制电路提出了多项严苛要求, 包括高实时性、低功耗、低成本、紧凑的布板面积、处理速度快以及易于开发等特性。为全面满足这些要求, 本文挑选了低功耗的 8 位 EFM8LB1 微控制芯片作为系统的核心控制器。这款芯片凭借其低成本、小尺寸及与光模块应用高度匹配的外设资源, 在速率为 25、100 Gb/s 的光模块产品设计中获得了广泛应用。

主控制电路采用外部提供的 3.3 V 直流电压作为电源, 通过缓启动电路确保控制器的 VIO 和 VDD 引脚获得稳定供电。内部的 72 MHz 电阻电容(RC)振荡器为系统提供稳定可靠的工作时钟。此外, 本文还设计了复位电路, 以确保控制器在上电时能够正确复位。同时, 利用 I²C 接口实现与外部 PC 的通信功能, 而曼彻斯特信号则通过控制器的 P2.3 口输入。

2.2 运放组合电路

光模块接收端输出的模拟电流信号是光/电转换的直接结果, 而曼彻斯特信号正是搭载于这一模拟电流信号之上。然而, 模拟电流信号的大小会因接收光强度的不同而有所变化。当接收光较弱时, 电流通常维持在微安(μA)级别; 当接收光较强时, 电流则可达毫安(mA)级别。为了将电流转化为电压信号, 通常使用千欧($\text{k}\Omega$)级别的采样电阻。在这种电流转电压过程中, μA 级的电流会被转化为毫伏(mV)级的电压, 而 mA 级的电流则会被转化为伏(V)级的电压。因此, 不同光强下的电压差可能高达上千倍, 这导致了在光强较弱时电压幅度过小, 容易受到环境噪声的干扰, 进而引发信号失真; 而在光强较强时, 电压幅度则可能达到饱和状态, 无法进行准确识别。如果直接对采样

后的电压进行解码,其动态范围将受到限制,无法满足光模块的实际应用需求。为了解决上述问题,本文设计了一套四级运放电路,旨在将信号预处理为统一的数字电平信号,从而有效扩大信号检测的动态范围。在这套四级运放电路中,本文选用了德州仪器公司的 TLV2461CD 型号运放,其低功耗、低噪声和高精度的特性完全符合光模块的设计需求。针对强光条件下信号易饱和的问题,本文设计了交流耦合运放电路,以隔离信号中的直流成分,仅保留有效的交流信号。而对于弱光条件下信号幅值过小的问题,本文则通过同向运放和交流运放电路来放大微弱信号。

为了验证硬件设计方案的有效性,本文采用德州仪器公司的 TINA-TI 仿真工具搭建了运放电路并进行了仿真测试。在仿真过程中,本文利用仿真软件的信号发生器生成不同幅值(3、30、300 mV 和 3 V)的正弦信号,以模拟实际的电流信号经过采样电阻后的电压信号。通过示波器观察,本文发现经过四级运放电路处理后,所有输入信号均成功转换为标准的 0~3.3 V 方波电压信号。这一结果表明,本文的电路设计方案是合理的,并且能够有效解决信号检测动态范围较小的问题。

3 软件设计

3.1 主程序设计

在 Simplicity Studio 集成开发环境及固件库的支持下,本文使用 C 语言编写了主程序。程序的主要功能包括系统初始化(如时钟设置、IO 口配置、参考电压设定、PCA 初始化、定时器配置、CLU 设定、看门狗启用以及中断管理)、PCA 数据同步,利用 CLU 和定时器提取时钟,SPI 接收时钟及数据解码,以及通过 SPI 中断保存数据并进行数据处理。主程序流程如图 2 所示。

3.2 信号同步

考虑曼彻斯特码的独特性,不同的信号起始点会导致解码得到的数据截然不同。以接收到连续的“101010101”曼彻斯特信号为例,有时可能会被误判为“01010101”。因此,首要任务是明确有效数据的边界,即实现数据同步。

为有效解决信号同步问题,本文提出了一种基于 PCA 的同步方法(PCA 由一个专用的 16 位计时器和捕获模块组成),该同步方法利用 PCA 的边沿捕获功能,通过引脚上的有效跳变来捕获定时器的值,并将其加载到 16 位内部寄存器中。具体步骤如下:首先,利用 PCA 功能捕捉信号的上升沿和下降沿,并记录每

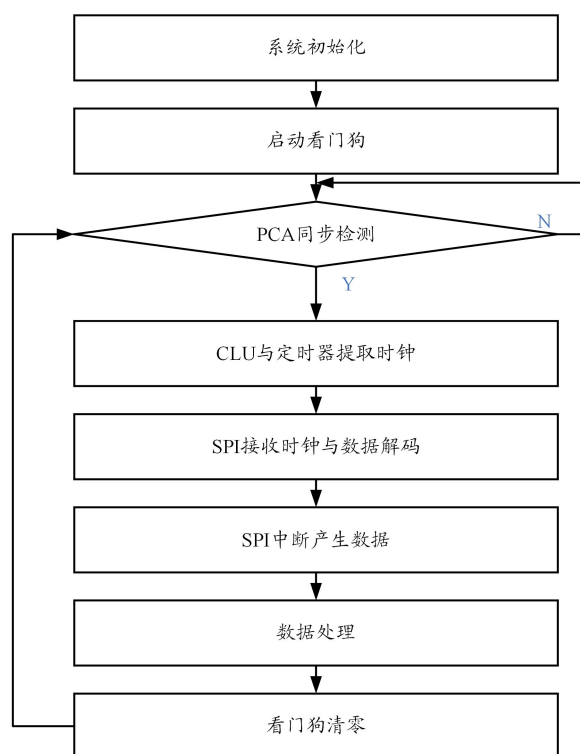


图2 主程序流程

个边沿时刻的计数值。接着,对相邻计数值进行相减运算,并乘以时钟周期,从而得出每个高低电平的持续时间。最后,将计算得到的持续时间与数据帧头的理论持续时间进行对比,若这 2 种持续时间匹配,则信号同步成功。PCA 同步流程如图 3 所示。

为提高解码方案的兼容性和抗干扰能力,本同步设计进行了两方面的优化:

1) 对持续时间的判断设计容差。为了避免输入曼

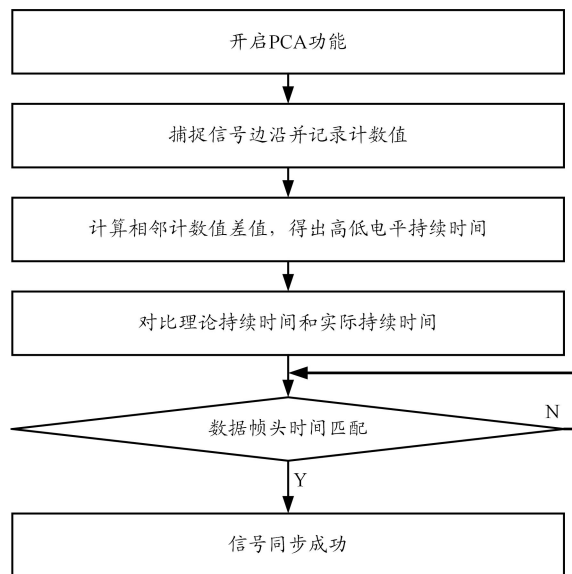


图3 PCA 同步流程

夏天, 王小鹏: 应用于光模块的低成本曼彻斯特解码方案

彻斯特码流信号的前后抖动导致同步失败, 本文对 PCA 捕获到的持续时间设计一定的容差, 只要当 PCA 捕获到的持续时间与标准值的差异在容差范围内时, 即认为匹配成功。这样的设计可以在一定程度上允许输入信号存在前后抖动而不至于导致同步失败。为了实现容差设置的灵活性和兼容性, 可以通过软件设计将容差的大小映射到内存地址中。这样, 外部设备可以通过 PC 通信对容差的大小进行设定, 轻松调整容差以适应不同的工作环境和需求变化。

2) 对接收数据设计偏移量。由于接收开始时波形畸变的几率较大, 为了避免初始数据中的帧头部分缺失导致整个数据帧的丢弃, 并减少控制器资源的消耗, 可以设计偏移量来处理这种情况。在 PCA 的帧头同步过程中, 只对第一个字节进行判断, 并根据判断结果确定帧头的位置。然后, CLU 和 SPI 进一步判断后续的 4 个字节是否为帧头数据, 并设置相应的偏移量。例如, 如果 4 个字节都不是帧头数据, 偏移量设置为 0, CLU 和 SPI 接收到的第 1 个到第 25 个字节都为实际数据; 如果 4 个字节只有第 1 个字节是帧头数据, 偏移量设置为 1, CLU 和 SPI 接收到的第 2 个到第 26 个字节为实际数据。

3.3 信号解码

在信号同步后, 为了降低控制器资源的消耗, 确保光模块任务的实时性, 并防止光模块出现工作异常, 本文提出了一种基于 CLU 的信号解码方法。CLU 是控制器内部可以独立运行的功能模块。控制器内部有 4 个 CLU, 每个 CLU 支持 256 种不同的组合逻辑功能(AND、OR、XOR 和复用)并包括一个时钟触发的触发器用于同步运算。每个 CLU 单元可以进行同步或异步操作, 多个 CLU 可以串联在一起执行更复杂的逻辑功能, CLU 还可以与通用异步收发传输器 (UART) 和 SPI 等联合工作。同时, 由于信号传输过程中, 各个模块中的收发电路并非时钟同步, 且存在频率差异, 长期运行后会导致数据产生 1 比特的偏差, 进而造成解码数据错误。为了解决这一问题, 本文利用 CLU 和定时器从信号中提取时钟信息, 并将数据与时钟信号传输到 SPI 的时钟和主输出从输入(MOSI)接口, 以准确获取解码数据。

在提取时钟信号的过程中, 本文充分利用了曼彻斯特编码的特性, 即每个比特的后半段决定了编码的值。因此, 信号解码时, 本文在每个比特的后半段生成时钟波形。具体的实施步骤如下:

1) 设想在每个比特中间启动一个 16 位自动重载

模式定时器, 该定时器以 $3/8$ 比特时间为周期。当定时器溢出时, 会向 D 触发器发送一个脉冲, 触发 D 触发器输出信号的下降沿。同时, D 触发器的输出经过反向器后形成反馈。此时, 定时器自动重载至初始值。随后, 当定时器再次达到 $3/8$ 比特时间时, 再次发送脉冲至 D 触发器, 触发 D 触发器输出信号的上升沿, 并停止定时器。通过这个过程循环执行, 从而产生所需的时钟波形。

2) 为了触发定时器工作, 需要在每个比特的中间生成上升沿信号。可以通过将每个比特中间的 $6/8$ 比特时间段内锁存输入数据, 并将锁存数据与曼彻斯特数据进行异或运算来实现这一目标。通过这种方式, 可以获得每个比特数据中途转换的上升沿。当锁存数据与曼彻斯特数据的值在第 $6/8$ 比特时间相同时, 异或运算的结果必定为 0。然而, 在比特中间转换时, 异或运算的结果将变为 1, 并生成上升沿信号, 用于触发第一步中的定时器。这种方法利用了锁存数据和曼彻斯特数据之间的不同性, 确保在适当的时刻启动定时器, 从而触发定时器的工作。

3) 在 1) 中, 反向器的输出信号以 $6/8$ 比特时间的频率产生下降沿脉冲。这个脉冲被连接到另一个 D 触发器的触发端口, 而该 D 触发器的输入是待解码的曼彻斯特数据。因此, 可以从 D 触发器中获取 $6/8$ 比特时间的锁存数据。这种设计方式可以根据反向器的输出频率来提取和保持待解码数据的一部分。

图 4 为 CLU 和 SPI 解码流程图。

3.4 数据处理

为确保数据的完整性和精准度, 本文首先将 RAM 中的每个字节数据精心整合, 构建成高效的数据帧。随后, 针对整个数据帧进行详尽的计算, 以生成循环冗余校验码(CRC)。一旦 CRC 校验无误, 主程序便会按照既定协议对数据内容进行深入解析、审慎判断以及精确处理, 并指挥光模块执行相应的操作。然而, 如若 CRC 校验结果有误, 则忽略该帧的内容, 并转而继续审视下一帧的内容。

4 解码方案测试

为了验证解码方案的可靠性及兼容性, 本文在 Visual Studio 的集成开发环境下, 使用 C# 语言编写了测试程序。该程序遵循电信协议进行开发, 具备发送、接收数据帧、统计错误数据帧数量、读取远程模块信息、控制远程模块以及上报模块异常信息等功能。为了评估方案的解码性能, 本文进行了自环解码测试并

夏天, 王小鹏: 应用于光模块的低成本曼彻斯特解码方案

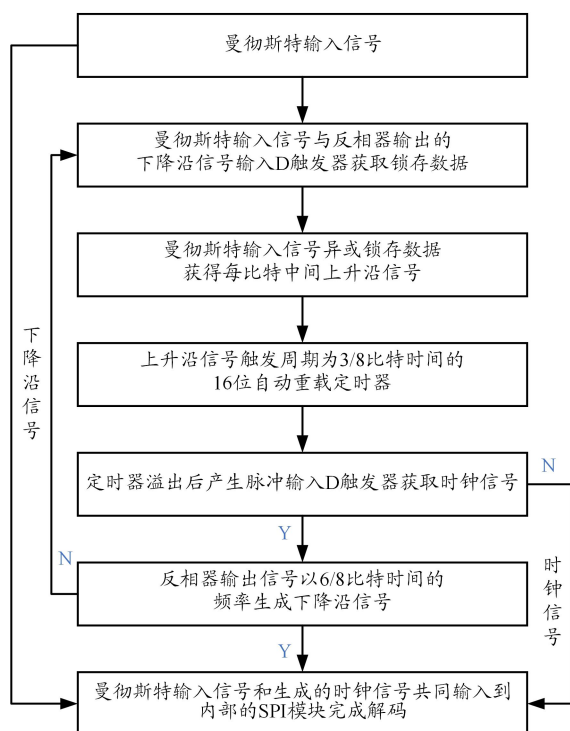


图4 CLU 和 SPI 解码流程图

记录了结果。测试数据表明,在连续 72 h 内,当接收光功率为 2~-24 dBm 时,解码方案丢帧率均为 0,这充分证明了所提出方案的性能和稳定性符合应用需求。特别地,在接收光功率为-22、-24 dBm 的条件下,解码方案在 8、72 h 内的丢帧率分别为 10%和 50%。此外,为了验证解码方案的兼容性,本文还进行了互通解码测试,并记录了相应的结果。测试结果表明,在与其它厂商设备互通的场景中,当解码方案处于-24 dBm

的收光功率时,未出现丢帧现象,从而验证了解码方案的兼容性符合应用需求。综上所述,该解码方案不仅解码性能和可靠性优异,而且具备良好的与其它厂商设备的兼容性。

5 结束语

本文针对光模块产业对解码技术的需求,采用 EFM8LB 控制器和 TLV2461CD 运放精心设计了一种稳定可靠的曼彻斯特解码方案。经过实际测试验证,该方案不仅展现出卓越的稳定性和高兼容性,还具备成本低、功耗低和体积小等诸多优势。这一创新成果填补了相关领域在解码系统稳定性和兼容性方面的空白,为光模块产业提供了切实可行的解决方案。

参考文献:

- [1] CARLSON A B, CRILLY P B. Communication systems: an introduction to signals and noise in electrical communication [M]. New York: McGraw- Hill International Editions, 1986.
- [2] AL-SAD A J. Encoder circuit for inverse differential Manchester code operating at any frequency[J]. Electronics Letters, 2022, 38: 567-568.
- [3] SHIBATA Y, YAMADA Y, HABARA K, et al. Semiconductor laser diode optical amplifiers/gates in photonic packet switching [J]. Journal of Lightwave Technology, 1998, 16(12): 2228-2235.
- [4] 颜爱良, 吴琼, 王子剑. 4M 码率曼彻斯特编解码器的设计与实现[J]. 数字技术与应用, 2018, 36(7): 146-149, 151.
- [5] 宋一丁, 王振华, 田巧红, 等. 一种基于时钟提取的曼彻斯特编解码设计[J]. 电子设计工程, 2020, 28(8): 123-126, 131.
- [6] 张倩. 用 C8051F005 实现曼彻斯特码的编解码[J]. 新乡学院学报(自然科学版), 2011, 28(1): 56-58.