

一种基于变周期调制的白光通信系统设计与实现

冯伟

(北方工业大学 信息学院,北京 100144)

摘要:白光发光二极管(LED)的响应速度,会影响通信链路的调制带宽,更直接限制了白光通信系统的数据传输速率。为了提高在调制带宽受限时的通信速率,设计了一种变周期调制的白光通信系统。系统发送端由微控制器产生数据源,采用现场可编程门阵列(FPGA)对数据进行组帧、调制,经驱动电路及LED光源发送。系统接收端的FPGA对经过光电二极管及信号调理电路输出的数字信号进行解调。实验结果表明:相对于开关键控、脉冲位置调制和差分脉冲位置调制等数字基带调制方式,系统有效地提高了数据传输速率。

关键词:白光通信;变周期调制;数字基带调制;现场可编程门阵列

中图分类号:TN929.12 **文献标识码:**A **文章编号:**1002-5561(2020)01-0049-05

DOI:10.13921/j.cnki.issn1002-5561.2020.01.012

开放科学(资源服务)标识码(OSID): 

Design and implementation of a white light communication system based on variable period modulation

FENG Yi

(Information Institute, North China University of Technology, Beijing 100144, China)

Abstract: The response speed of the white light emitting diodes (LED) affects the modulation bandwidth of the communication link and directly limits the data transmission rate of the white light communication system. In order to improve the communication rate when the modulation bandwidth is limited, a variable-period modulation white light communication system is designed. The data source is generated by the microcontroller at the transmitting end of the system, and the data is framed and modulated by a field programmable gate array (FPGA), and transmitted through the driving circuit and the LED light source. The FPGA at the receiving end of the system demodulates the digital signal output through the photodiode and the signal conditioning circuit. The experimental results show that the system effectively increases the data transmission rate compared to digital baseband modulation such as on-off keying, pulse position modulation, and differential pulse position modulation.

Key words: white light communication; variable period modulation; digital baseband modulation; field programmable gate array

0 引言

可见光通信(VLC)技术是一种在白光发光二极管(LED)技术上发展起来的新兴的无线光通信技术,利用LED发出肉眼感觉不到的明暗闪烁的光传输信息,

收稿日期:2019-08-12。

基金项目:北方工业大学教育教学改革重点项目(108051360019XN141/015)资助;北京市自然科学基金-海淀原始创新联合基金项目(重点研究课题 L182039)资助。

作者简介:冯伟(1983-),男,硕士,就职于北方工业大学信息学院电子实验中心,实验师。主要研究方向为非制冷红外焦平面图像采集系统的硬件电路设计与实现、光电信息技术和高速图像数据的采集、传输及数据处理技术。



同时实现通信与照明的双重功能。与传统的射频通信相比,可见光通信技术具有安全性高、无电磁干扰、节约能源及不占用无线电频谱等优点,有着极大的发展前景,已引起人们的关注和研究^[1]。

应用在实际工程中的VLC系统,其调制带宽往往较低,从而导致系统传输速率受限,而主要原因为白光LED的调制带宽有限。根据白光LED的发光原理,白光是由蓝光与黄光混合而成,蓝光由发光基片产生,蓝色基片为固态电路,反应速度较快(非RGB型LED),而黄光由蓝光激发的荧光体产生,反应速度相对较慢^[2],故LED的调制带宽被LED的响应速度所限制。目前,广泛使用的荧光粉白光LED的调制带宽一般小于10 MHz^[3]。

冯祎:一种基于变周期调制的白光通信系统设计与实现

在白光通信系统调制带宽受限的条件下,本文设计一种基于变周期调制的通信系统,可有效提高通信系统的数据传输速率,并对系统进行软硬件的测试。

1 系统的总体设计方案

1.1 系统总体设计

本文设计的白光通信系统由发送端和接收端组成,如图1所示。发送端由信息源产生数据源并通过并行接口将数据发送给现场可编程门阵列(FPGA),FPGA进行调制后将调制信号输出给驱动电路,驱动电路控制白光LED进行发射。接收端光敏二极管(PD)将光信号转换为电信号,信号经过调理电路放大、整形和电平转换后输入到FPGA中进行解调,FPGA将解调数据通过并口发送给数据接收控制器。

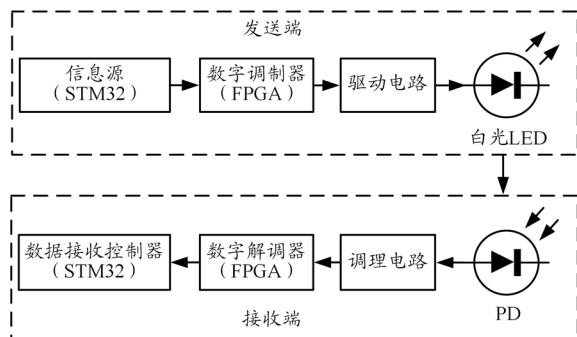


图1 白光通信系统框图

本系统采用的LED来自美国科锐(CREE)的高亮度白光LED XLamp XP-E,PD选用的是日本滨松光学的硅高速PD S6801,数据源与数据接收控制器选用的是意法半导体的STM32F103(简称STM32),调制与解调选用的FPGA为赛灵思公司的ZYNQ7020。

1.2 变周期调制原理

由于白光LED设计的初衷是用于照明而非通信,所以其调制带宽非常有限。特别对于目前市场上主流的照明产品(蓝光激发黄色荧光粉类型的白光LED)而言,响应缓慢的荧光粉会限制其带宽。目前市场上主流白光LED的10 dB带宽都不到20 MHz,严重影响了VLC系统容量的提升^[4]。在调制带宽受限的情况下,提高数据传输速率的一种有效方式就是使用带宽效率更高的数字基带调制方式^[5]。

本系统采用的调制方式属于非等时脉冲时间调制方式,将数据源的信息调制到每个方波的低电平上。根据调制数据的位(bit)数和数值决定低电平的长短,因此调制出的方波周期是变化的。变周期调制波形图如图2所示。调制波形的高电平时间为 t_H ,调制波

形低电平时间为 t_L+t_s ,调制周期 $T=t_H+t_L+t_s$,其中 $t_H=t_L$, t_s (虚线部分)将根据调制数据而变化。

本系统设置调制数据的位宽为4 bit,即每个调制

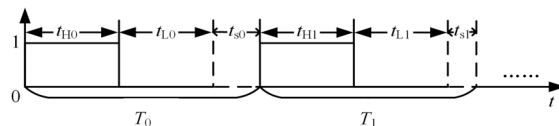


图2 变周期调制波形图

周期将携带4 bit数据。数据与 t_s 时间长短的对应关系为 $t_s=N \times t_{slot}$,其中 N 为二进制数对应的十进制数、 t_{slot} 为插入的单位最小时隙。如输入一个字节的数“10100101”,则需将该字节拆分为高4位“1010”和低4位“0101”进行调制。高4位先发送,对应的周期为 $T_0=t_H+t_L+10 \times t_{slot}$,低4位对应的周期为 $T_1=t_H+t_L+5 \times t_{slot}$,可以看出, T_0 的调制周期明显大于 T_1 。

采用这种变周期调制方式,须合理选取 t_H 、 t_L 和 t_{slot} 的参数,以下将对这3个参数的选取进行理论分析。在数字基带调制方式下带宽决定了数字脉冲的宽度,设调制带宽为500 kHz,调制波形脉宽不可小于 $1 \mu s$,即 $t_H=t_L=1 \mu s$ 。 t_{slot} 是相邻调制码元之间的时间分辨间隔,其取值大小与带宽无关,但其取值大小将直接影响系统性能。根据式(1)可计算出当调制最长的码字“1111”时的通信传输速率:

$$\text{传输速率(kb/s)} = \frac{1000}{(t_H+t_L+t_{slot} \times 16) \times 2} \times 8 \quad (1)$$

图3给出了 t_{slot} 不同取值时对传输速率的影响可以看出, t_{slot} 取值越大传输速率越低,且当 t_{slot} 取值大于 $0.4 \mu s$ 后传输速率已低于500 kb/s,低于同等带宽下OOK调制方式的传输速率。因此, t_{slot} 的取值不可过大,尽管解调误码率会降低,但系统的传输速率也会下降。

发射端产生的调制波与接收端对调制波的解调

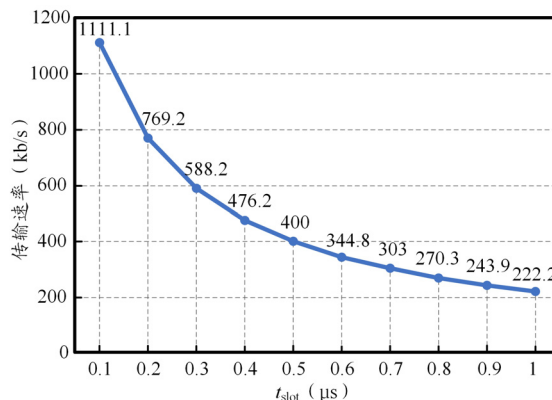


图3 传输速率与 t_{slot} 取值变化的关系

都是通过计数器实现的,因此 t_{slot} 的取值下限是由调制与解调电路的工作频率决定的。解调电路通过计数器测量待解调波形的脉宽进行解调,由于待解调信号与解调电路的时钟异步,因此计数器会产生一个量化误差。误差产生的原因如图 4 所示,设调制与解调电路工作频率相同,调制电路产生一个正脉冲(脉宽为 T),pulse 为解调电路收到的正脉冲信号,clk1 和 clk2 均为解调电路内部时钟(同频不同相),当 $\Delta t < T/2$ 时 clk1 和 clk2 的计数不同,产生了计数误差。

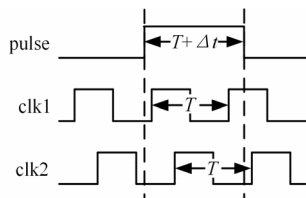


图 4 计数误差说明图

理论分析 $\Delta t=0$ 时,不会产生计数误差,但实际系统中由于电路的带宽、上升、下降时间及时钟抖动等原因将导致 $\Delta t > 0$ 。基于以上分析, t_{slot} 的取值应满足式(2),其中 T_s 和 T_R 分别为调制与解调电路的工作时钟的周期。

$$t_{\text{slot}} \geq T_s + T_R \quad (2)$$

在实际应用中, Δt 的大小由系统电路的性能所决定。因此, t_{slot} 的选取需通过实验进行参考训练,然后逐步改进训练值,找出传输速率与误码率的平衡点。

1.3 通信系统设计

白光通信系统进行数据传输时,发送数据通常为一系列随机事件的组合。这里随机事件是指:大量数据连续发送(如视频、音频和文件等);突发的数据发送(如发送控制命令)。因此,发送端的 FPGA 需对 STM32 输入的数据进行预处理,以确保通信系统准确性和实时性的要求。发送端 FPGA 的数据预处理原理框图如图 5 所示。

发送端 STM32 发送给 FPGA 的数据时序如图 6 所示。通信时 STM32 先输出 8 bit 数据 DATA[7...0],待数据稳定后写使能信号(nWE)置低电平。FPGA 通过识别 nWE 信号的下降沿将一个字节的数据读入。

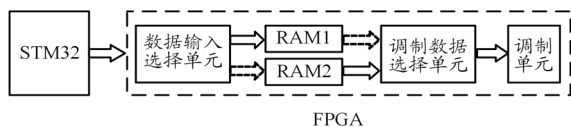


图 5 发送端数据预处理原理框图

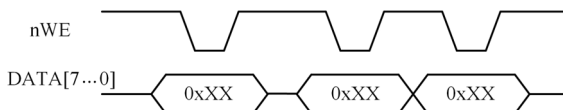


图 6 数据源发送数据时序图

发送端的 FPGA 对读入数据先缓存一定量,接着进行调制、组帧后发射。缓存的数据不可太少(数据传输效率低)也不可太多(FPGA 内部资源有限),本设计采用的缓存大小为 128 字节。

考虑到数据源的数据可能为连续写入,因此预处理电路采用乒乓操作进行数据的缓存。如图 5 所示,当数据连续写入时,数据输入选择单元将数据缓存到 RAM1 中,与此同时调制数据选择单元将 RAM2 中的数据发送给调制单元;当 RAM1 缓存满时,数据缓存将切换到 RAM2 中,同时 RAM1 的数据将发送给调制单元;当 RAM2 缓存满时,再切换回 RAM1,周而复始。

当数据连续发送结束或进行突发数据发送时,缓存 RAM 有可能没缓存够 128 个字节,这样乒乓操作便不会触发,已缓存的数据也不会被调制;直至 RAM 缓存够 128 个字节,才会进行数据的调制(即通信才会发生),这样将严重影响通信的实时性能。为避免此类事件,预处理电路设计有超时处理功能。超时处理功能机制为:从 RAM 收到第一个字节开始 5 ms 内,如缓存了 128 个字节,将直接进行乒乓操作;如没缓存够 128 个字节,就将已缓存的数据直接发送给调制单元。通过这样的设计,通信系统的数据延时将会控制在 10 ms 以内,足以满足大多数通信实时性的需求。

本通信系统设计的调制数据帧结构如图 7 所示。调制单元收到一帧数据后,FPGA 将进行实时调制、组帧的工作。由于采用变周期调制方式,根据 1.2 节分析可知调制数据的高电平 t_H 为固定宽度,故帧头和帧尾的高电平宽度只要大于 t_H ,解调电路就可以很容易地判断出一帧的开始。本文设计帧头的高电平和低电平均为 4 倍的 t_H ,帧尾的高电平和低电平均为 2 倍的 t_H 。

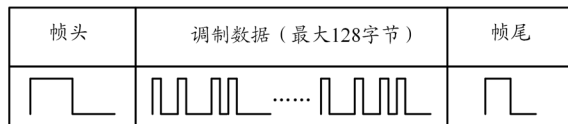


图 7 调制数据帧结构

为避免无通信数据时调制电路长时间输出的“0”或“1”,而造成白光 LED 闪烁的问题,本文设计的白光通信系统,其调制信号不会出现长时间输出的“0”或“1”的情况。实现方法为:当每帧数据发送完成后,在每帧的帧尾低电平结束时继续插入帧尾,直至下一帧到来。这样无通信数据时,调制信号仍然为周期变化的信号,从而避免了光源发生闪烁。从解调电路的角度看,虽然调制信号中多出很多帧尾,但并不影响帧头、调制数据和字节数的判断。

2 发射端设计

本系统采用的 LED 选用科锐公司大功率高亮度白光 LED XLamp XP-E, 灯珠最大输出功率为 3.5 W, 最大光通量为 307 lm, 正向导通电压 3.05~3.9 V (3.5 V@1000 mA)^[6]。为使灯珠工作在最佳状态, 设定 LED 的工作电流为 500 mA。LED 驱动电路选用 KEC 公司的大功率高速三极管 KTD2061, 其特征频率 $f_T=100$ MHz (@ $V_{CE}=10$ V, $I_C=400$ mA), $I_{C(max)}=2$ A, $V_{BE}=1$ V。

本系统发射端为数字基带调制, 故调制驱动电路选择共射电路, 电路原理图如图 8 所示。三极管的导通和截止控制 LED 的输入电流^[7], 当输入信号为“0”时, 三极管截止, LED 不发光; 当输入信号为“1”时, 三极管导通, LED 发光, 流过 LED 的电流约为 $(3.3\text{ V}-1\text{ V})/4.7\ \Omega=489\text{ mA}$, 且三极管工作在非饱和状态可获得较高的开关频率。系统调制带宽为 500 kHz, KTD2061 的开关频率远大于系统带宽, 且电流满足设计指标要求。

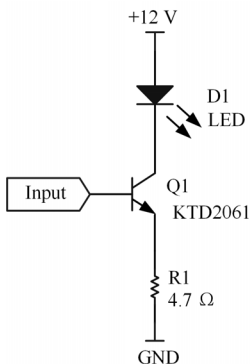


图 8 白光 LED 驱动电路

3 接收端设计

系统选用光敏二极管 S6801, 在波长 $\lambda=850\text{ nm}$ 时的截止频率为 15 MHz^[8]。白光 LED 发出的光并非单一波长, 包括蓝光波长区域和黄光波长区域。尽管 S6801 在这 2 个波长区域响应速度并不高, 但应用在此款白光 LED 还是可行的, 只要控制调理电路的增益, 可有

效还原调制信号。

信号调理电路原理图如图 9 所示。第一级反向比例放大电路将接收到的调制信号进行放大, 然后第二级用滞回比较电路将信号转为方波输出给 FPGA 进行解调。信号调理电路需要能够处理至少 500 kHz 以上的方波信号, 因此选用的运算放大器须具有很高的增益带宽积和压摆率。调理电路采用 ADI 公司生产的 AD8041 轨到轨电压反馈型运算放大器, 这款运放的增益带宽积为 160 MHz, 压摆率为 160 V/ μs ^[9]。采用德州仪器的 LMV7219 轨到轨高速比较器, 输出信号的上升和下降时间仅为 1.3 ns 和 1.25 ns, 传输延迟时间仅为 7 ns^[10]。

4 测试结果与分析

4.1 驱动电路性能测试

测试需要确定输入频率与占空比的可变范围, 以确定三极管是否工作在最佳状态。同时还要确定发射端与接收端对于频率与占空参数调节的敏感程度如何, 以确定系统采用怎样的调制方式和调制程度。

首先测试频率的改变对发射波形的影响。当输入频率为 1 MHz、峰峰值为 3.3 V 和偏置电压为 1.5 V 的方波时, 波形上升沿陡峭, 上升时间在 90 ns 左右, 满足调制带宽的要求。接下来测试改变占空比对发射波形的影响。测试脉冲信号频率均为 1 MHz, 当占空比为 40% 和 80% 时, 三极管的发射级信号占空比约为 40% 和 80%, 均有明显变化。

4.2 调理电路性能测试

发送端与接收端保持 3 m 的测试距离, 发送端发

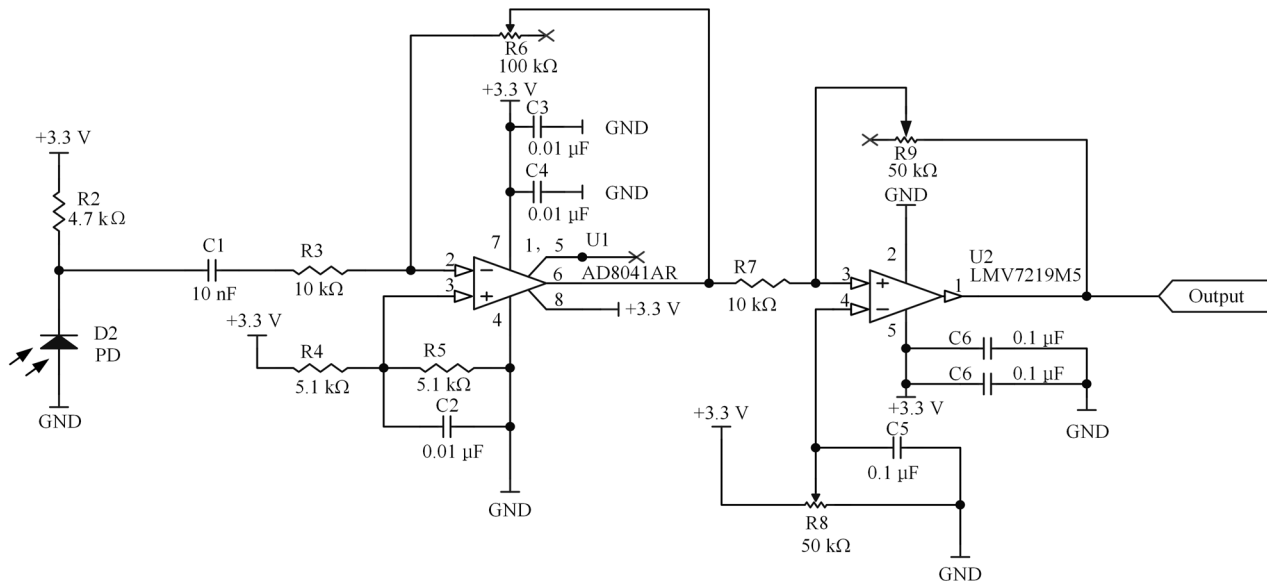


图 9 信号调理电路原理图

射频率为 1 MHz 的方波,用示波器测量调理电路的输出波形。测试收到的方波频率准确,占空比为 49.23%,峰峰值达到 3.14 V,方波信号上升下降陡峭,信号恢复效果很好。

4.3 最大通信速率测试

为方便测试数据的连续性、准确性与展示结果的直观性,发送端 STM32 将连续发送一个完整周期的正弦波幅值数据(8 bit 宽度,1024 深度),接收端将接收到的数据通过 8 位并行高速数/模(AD9708)转换为模拟电压输出,通过示波器查看输出波形。

调制与解调 FPGA 的系统时钟均为 50 MHz, $t_{\text{H}} = t_{\text{L}} = 1 \mu\text{s}$, $t_{\text{slot}} = 0.2 \mu\text{s}$,每帧发送 16 个字节。因此,可计算出发送一帧调制数据的时间,最短的一帧(发全“0”)为 82.4 μs ,最长的一帧(发全“1”)为 178.4 μs 。STM32 发送字节的间隔必须大于 11.15 μs ,否则缓存将会溢出。测试时字节发送间隔设为 12 μs ,通过示波器观察接收端数/模转换器输出的波形为不失真的正弦波、无误码,通信速率约为 666.67 kb/s。

接下来减小发送字节间隔,继续进行测试。当字节发送间隔设为 10 μs 时,由于发送间隔的减小,正弦波的频率提高了,正弦波失真明显、误码很多,证明在当前的测试环境及参数配置下通信速率已接近极限。

5 结束语

为提高白光通信调制带宽受限时的数据传输速率,本文设计了一种基于可变周期调制的白光通信系统。系统调制带宽限定为 500 kHz 时,最大传输速率为 666.67 kb/s,通信距离可达 3 m。通过对数据进行缓存处理,解决了数据在连续或随机发送时,通信系统的

准确性和实时性。结合变周期调制技术,设计了一种调制数据帧结构,使解调过程只需判断脉宽即可实现数据的同步与解调,降低了解调电路的复杂程度,并有效避免了光源发生闪烁现象。通过进一步地优化硬件电路性能、优化调制数据帧结构和增加实验训练选取更小的 t_{slot} ,系统通信传输速率还可进一步提升。

参考文献:

- [1] 李联冠,徐宁.基于室内可见光通信系统带宽的研究[J].光通信技术,2013,37(11):48-50.
- [2] 张明轩.无线可见光通信关键技术研究[D].南京:东南大学,2016.
- [3] AZHAR A H, TRAN T A, BRIEN O' D. Demonstration of high-speed data transmission using MIMO-OFDM visible light communications [C] //IEEE GLOBECOM 2010, December 6-10, 2010, Miami, Florida, New York: IEEE, 2010: 1052-1056.
- [4] 迟楠,卢星宇,王灿,等.基于 LED 的高速可见光通信[J].中国激光,2017,44(3):7-18.
- [5] 何胜阳.室内可见光通信系统关键技术研究[D].哈尔滨:哈尔滨工业大学,2013.
- [6] CREE. XLamp XP-E Lighting-Class Performance[EB/OL]. (2018-05-08)[2019-03-30]. <https://www.cree.com/led-components/pro-ducts/xlamp-leds-discrete/xlamp-xp-e>.
- [7] 尚建荣.可见光通信系统驱动电路设计[J].光通信技术,2015,39(7):24-25.
- [8] Hamamatsu Photonics. Si photodiode Application circuit examples [EB/OL]. (2017-10-09)[2019-03-30]. http://www.hamamatsu.com.cn/M_ser_files/upload/file/20181023/si_pd_circuit_e.pdf.
- [9] ADI. 160 MHz Rail-to-Rail Amplifier with Disable [EB/OL]. (2003-05-03)[2019-03-30]. <https://www.analog.com/en/products/ad8041.html>.
- [10] TI. LMV7219 7 ns 2.7 V to 5 V Comparator with Rail-to-Rail Output [EB/OL]. (2016-06-01)[2019-03-30]. <http://www.ti.com/cn/lit/ds/symlink/lmv7219.pdf>.

参考文献(会议)著录规则

参考文献中的责任者采用姓在前名在后的著录形式。欧美著者的名可以用缩写字母。如原文中作者为“P. S. 昂温”则在本刊要求中应写成“昂温 P S”,Albert Einstein Seny 应写成 EINSTEIN A S。参考文献的责任者不超过 3 个时,全部照录。超过 3 个时,只著录前 3 个责任者,其后加“等”或与之相应的词。

示例 1:马克思,恩格斯

示例 2:YELLAND R L, JONES S C, EASTON K S, et al

会议中析出的文献著录格式如下:

作者. 文章题目[C]//会议名称,会议日期(包括月、日、年),会议地点(包括城市、国家). 出版地(指城市):出版者,出版年.

[1] ABHINAVA S, SHARFUDDIN S, PING PAN, et al. Open transport switch: a software defined networking architecture for transport networks [C]// Hot topics in software defined networking 2013 (HotSDN2013), August 16-18, 2013, Hong Kong, China. New York: ACM, 2013: 115-120.